Beyond von-Neumann + CMOS

VON ALEXANDER KORNELL

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen zur CMOS Technologie
- Zusammenfassung
- Quellen

Beyond von-Neumann + CMOS

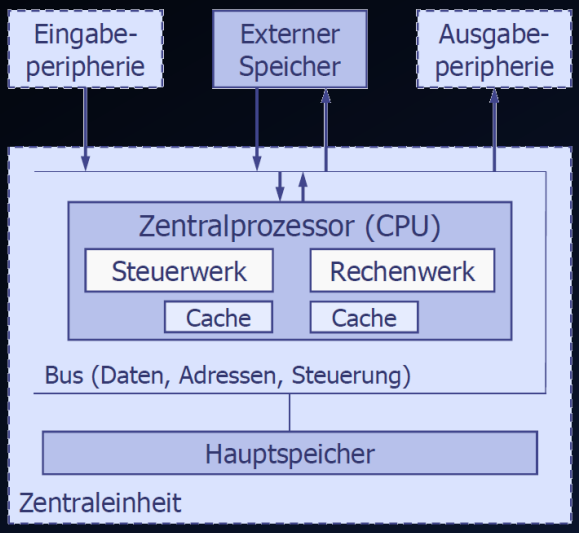
- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

3

- Anmerkung, dass der Bus nicht typisch zu erklären ist, aber wichtig bei der Harvard-Architektur wird

Einführung – von-Neumann

- Der Grundstein der heutigen Computertechnologie wurde 1945 zum ersten Mal von John von-Neumann veröffentlicht
- Der Zuse Z1 (1937) arbeitete aber zum größten Teil auch schon nach demselben Prinzip



[GS-1]

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – von-Neumann

RECHENWERK (1)

- Auch ALU (Arithmetic Logic Unit)/Zentraleinheit/Prozessor genannt
- Aufgabe ist es Rechenoperationen (Arithmetik) und logische Verknüpfungen mittels Schaltungen durchzuführen
- Klassische ALUs rechnen immer nur EINE Operation pro Zeiteinheit, im Gegensatz zu PLUs (Parallel Logic Units)
- Gleitkomma-Rechenwerke nutzen 2 ALUs parallel zur Berechnung von Exponenten und Mantissen

Einführung – von-Neumann

RECHENWERK (2)

- Kann meistens zwei Binärwerte gleicher Stellenzahl verknüpfen
  - Typisch 8-, 16-, 32-, 64-Bit ALUs (spiegelt Breite des Arbeitsregisters wieder)
  - Vorteil größerer Arbeitsregister ist eine schnellere Bearbeitung, wenn die ALUs nicht untereinander kommunizieren müssen, Nachteil ist, dass von kleineren Operationen trotzdem die gesamte ALU beansprucht wird
- Wird meistens aus einzelnen 1-Bit-ALUs zusammengesetzt
  - Diese reichen Carry-Bits an die höhere Ebene oder das Steuerwerk weiter, durch das ein Übertrag gekennzeichnet wird

7

- Systeme mit höherer Bitwertigkeit bekamen erst Bedeutung, als Speicher- und Rechenleistung immer stärker wuchsen und es nicht mehr so wichtig war, dass alle Bit genutzt werden, sondern, dass sie schneller verarbeitet werden, auch wenn dafür von 64 Bit ein paar Bit verloren gehen

Einführung – von-Neumann

(DUAL-)ARITHMETHIK

- „Anwendung der Arithmetik des Addierens, Subtrahierens, Multiplizierens und Dividierens auf das Dualsystem“ **[IT-1]**
- Durch mehrere Takte pro Rechenvorgang werden einige weitere Operationen möglich wie Subtraktion, Vergleiche oder Division

LOGIK

- „Logik[bedeutet] die Verknüpfung von digitalen Signalen im Sinne der […] logischen Grundformen Konjunktion[(UND)], Disjunktion[(ODER)], Negation und Antivalenz[(XODER)] nach den Gesetzen der Booleschen Algebra“ **[IT-2]**

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – von-Neumann

STEUERWERK

- Enthält ein Statusregister, welches oft 8 Bit breit ist und den Status der letzten Operation angeben soll
  - Carry-Bit: Übertragung bei Überlauf des Arbeitsregisters
  - Digital-Carry-Bit: Übertragung bei einem Überlaufen der unteren Hälfte des Arbeitsregisters einer n-Bit-ALU
  - Zero-Bit: Kennzeichnung, wenn eine 0 errechnet wird
  - Etc. pp.

- Es gibt noch einige weitere Bit-Typen

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – von-Neumann

SPEICHER

- Auch als Cache / Pufferspeicher bezeichnet
- Ist der schnellste Speicher in heutigen Rechnern
- Ist in gleichgroße Zellen unterteilt, welche Adressdaten haben
- Speichert sowohl Programme als auch Daten
- Speichert Arbeitsschritte / Befehle in aufeinanderfolgenden Zellen
- Holt Informationen aus dem Arbeitsspeicher, um ihn der CPU zur Verfügung zu stellen und Daten an ALU oder Steuerwerk zu geben

12

- Angelehnt an Vortrag „Speicherhierarchie“ von Daniel Djahangir
- Wichtig, dass Programme und Daten im selben Speicher sind, nicht getrennt wie bei der Harvard-Architektur

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – von-Neumann

BUS (1)

- Namensherkunft ist unklar:
  - In den 1970ern wurde behauptet es stünde für „Back Panel Unit Sockets“
  - Häufiger Vergleich mit einem Omnibus, der eine Strecke abfährt und alle „Fahrgäste“ ein- und aussteigen lässt
  - Als Backronym (nachträglich Bedeutung gegeben) Binary Unit System
- Besteht aus einer gewissen Anzahl an Signalleitungen, welche Daten verschiedener angeschlossener Systeme synchronisieren
- Gleichzeitiges Schreiben mehrerer Komponent macht Probleme

14

- In der von-Neumann Architektur ist nur EIN Bus für alle Komponenten zuständig, anders als bei alternativen Architekturen

Einführung – von-Neumann

BUS (2)

- Man unterscheidet parallele und serielle Bus-Systeme
  - Serielle Bus-Systeme: Mehrere Inputs, einzelner Output
  - Parallele Bus-Systeme: Mehre In- und Outputs, Gefahr des „Übersprechen“
- Verwaltet Master- (aktiv „sprechende“) und Slavekomponenten (dürfen nur „antworten“ / angesprochen werden)
  - Mehrere Master zu verwalten ist möglich, aber kompliziert wegen der Möglichkeit, dass mehrere Schreibzugriffe zugleich erfolgen

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
    - Rechenwerk
    - Steuerwerk
    - Speicher
    - Bus
    - I/O-Werk
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

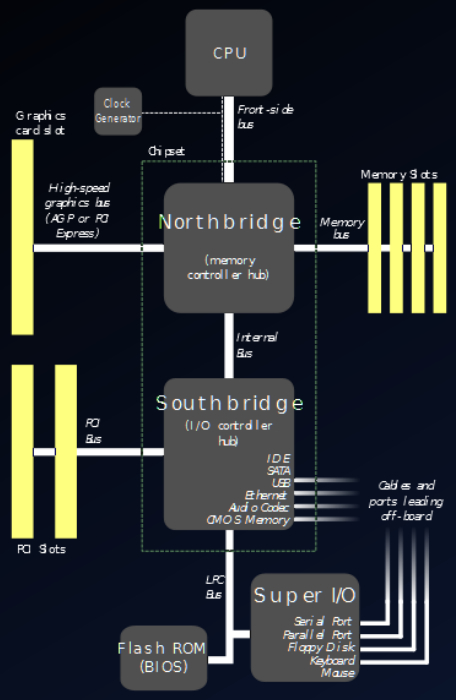
Einführung – von-Neumann

I/O-WERK (1)

- Aus als Eingabe- / Ausgabewerk bezeichnet
- Steuert die Eingaben vom und Ausgaben zum User eines Systems
  - Klassische Eingabewerkzeuge sind Laufwerke, Tastatur und Maus
  - Klassische Ausgabewerkzeuge sind Bildschirm oder Drucker
- Ist in modernen PCs in der Southbridge verankert
- Wird im allerersten Moment durch das BIOS (Basic In- Output System) auf einer ROM realisiert, später durch das OS

Einführung – von-Neumann

I/O-WERK (2)



[Wiki-1]

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
  - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
  - CMOS
    - MOSFET
    - PMOS
    - NMOS
    - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – CMOS

MOSFET (1)

- Bezeichnet Metall-Oxid-Halbleiter-Feldeffekttransistor (englisch metal-oxide-semiconductor field-effect transistor)
  - Irreführende Bezeichnung, heute vorrangig Polysilizium anstatt Metall-Oxid, mittlerweile auch teilwise High-k+Metalle (leiten besser)
- Gehört zu den IGFET (Isolierschicht-Feldeffekttransistoren, englisch insulated-gate field-effect transistor)
- Hat eine isolierende Schicht zwischen Gate und Source-/Drain-Kanal
- Leitfähigkeit wird von einem elektrischen Feld gesteuert

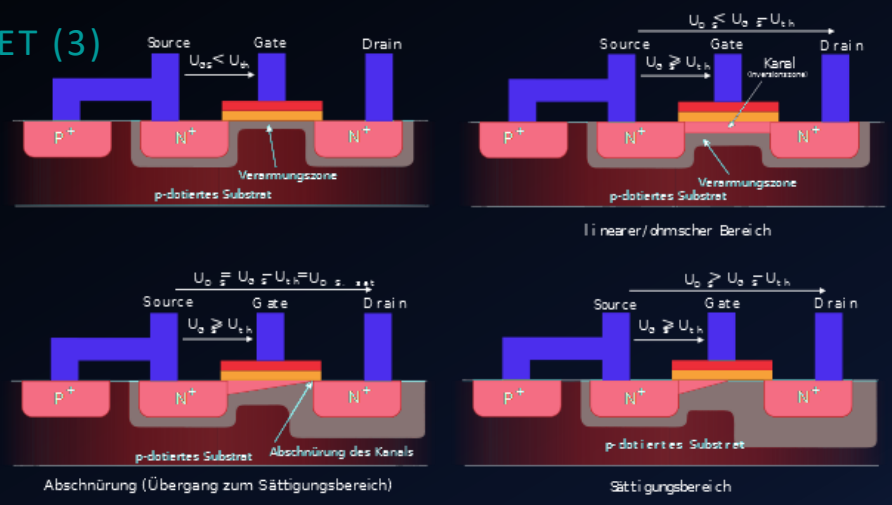
Einführung – CMOS

MOSFET (2)

- Besteht üblicherweise aus drei Elementen, G (Gate oder Steuerelektrode), S (Source oder Quelle) und D (Drain oder Abfluss)
- Durch Anlegen von Spannung auf das Gate kann der Widerstand zwischen Source und Drain in extremen Ordnungen verändert werden, damit ein Stromfluss ermöglicht werden kann
- Wird üblicherweise in n-Kanal und p-Kanal aufgeteilt, welche wiederum jeweils zwei Grundtypen besitzen: Verarmungstyp (normal leitend) und Anreicherungstyp (normal sperrend)

Einführung – CMOS

MOSFET (3)



[Wiki-2]

- n-Kanal MOSFET, normal sperrend

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
  - CMOS
    - MOSFET
    - PMOS
    - NMOS
    - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – CMOS

PMOS

- Beschreibt den p-Kanal (P-type metal-oxide-semiconductor)
- Hat n-dotiertes Polysilizium als Substrat / Barriere und p-dotiertes Polysilizium als Source- und Drain-Anschluss
- Der Stromfluss wird hierbei durch das Vorhandensein von Defektelektronen (Löchern) ermöglicht
- Das überwinden der Defektelektronen ist ineffizient, die Schaltungszeit der PMOS liegt etwa bei einem Drittel der von NMOS

25

- n-Dotierung bedeutet, dass Fremdelektronen zugeführt werden, p-Dotierung, dass Fremdelektronen entfernt werden

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
  - CMOS
    - MOSFET
    - PMOS
    - NMOS
    - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

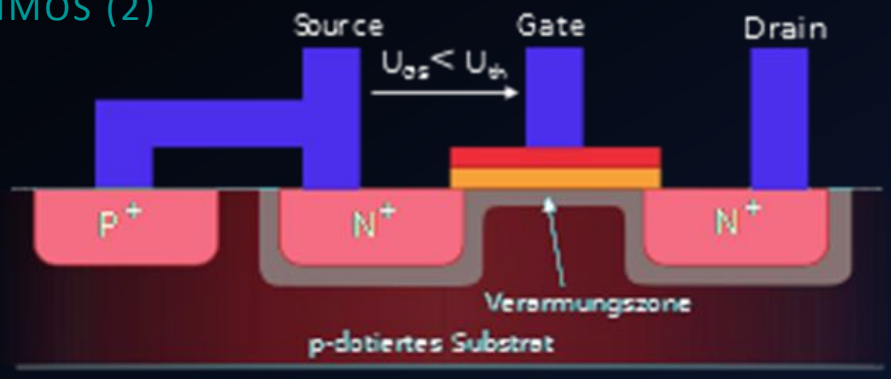
Einführung – CMOS

NMOS (1)

- Beschreibt den n-Kanal (N-type metal-oxide-semiconductor)
- Hat p-dotiertes Polysilizium als Substrat / Barriere und n-dotiertes Polysilizium als Source- und Drain-Anschluss
- Das Gate selbst ist wieder n-dotiertes Polysilizium
  - Wird durch Isolator (meist Siliziumoxid) abgetrennt
- N-dotiertes Polysilizium besitzt viele Fremdatome, welche einen Stromfluss ermöglichen können, wo sonst keiner fließen würde

Einführung – CMOS

NMOS (2)



[Wiki-2]

Beyond von-Neumann + CMOS

- Einführung
  - Von-Neumann
  - CMOS
    - MOSFET
    - PMOS
    - NMOS
    - CMOS
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- …

Einführung – CMOS

CMOS

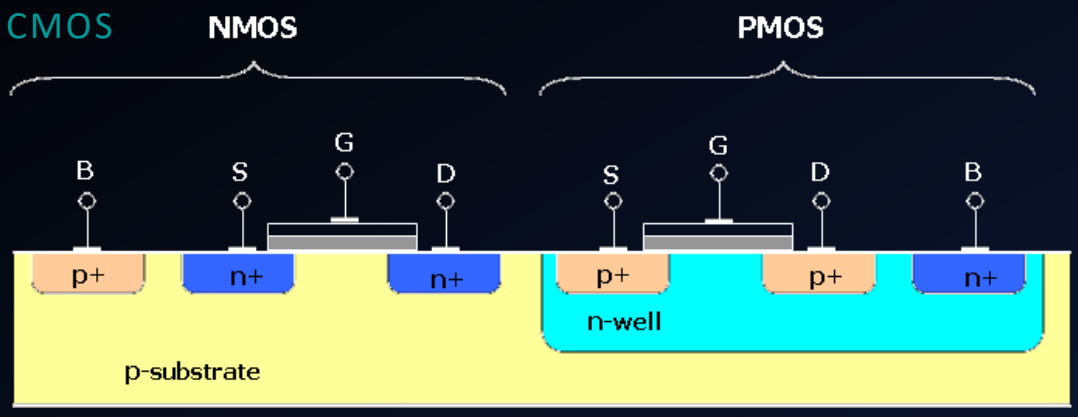
- Verbindung von n-Kanal und p- Kanal der MOSFET-Technologie (Complementary metal-oxide-semiconductor)
- Wenn hier kein Strom auf die Gates gelegt wird leitet der p-Kanal
- Wenn hier Strom auf die Gates gelegt wird leitet der n-Kanal
- Die Logik wird hier mit „kein Strom = 0“ und „Strom = 1“ realisiert aber mit einer geringeren Verlustleistung als bei NMOS oder PMOS
  - NMOS benötigt einen aktiven Widerstand, der durch hohe Ströme überwunden werden muss und damit Wärme erzeugt

30

- CMOS verwendet nur selbstsperrende Komponenten
- Der Leistungsbedarf ist extrem niedrig und nahezu 0, wenn nicht geschaltet wird

Einführung – CMOS

CMOS



[Wiki-3]

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
  - ITRS & ITRS 2
  - Tick-Tock Verfahren
  - Tunneleffekte
  - Von-Neumann Flaschenhals
- Alternative Lösungen zur von-Neumann Architektur
- …

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

ITRS & ITRS 2 (1)

- International Technology Roadmap for Semiconductors (- 2)
- Bildet auf Basis von Moores Law Prognose über Weiterentwicklung von Halbleitertechnologie auf internationaler Ebene, soll einen roten Faden bieten, an dem sich alle Produzenten orientieren
- Prägten solche Begriffe wie „More than Moore“, „More Moore“, „beyond von-Neumann“ oder auch „beyond CMOS“

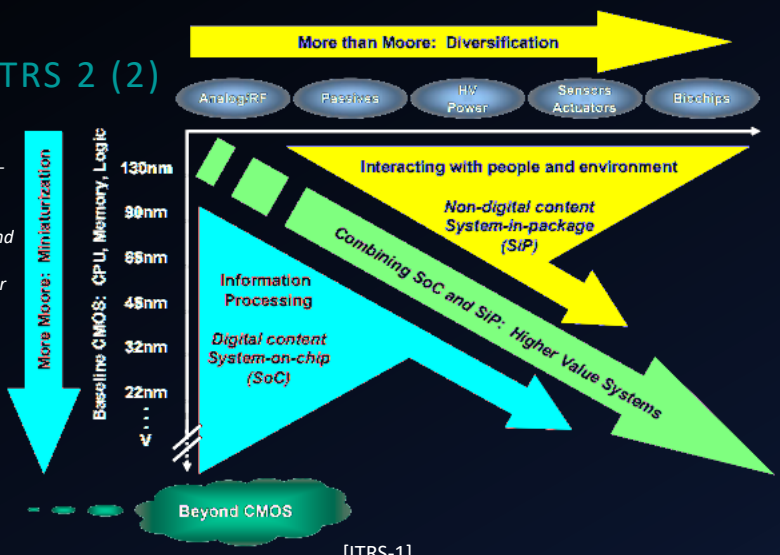
34

- Zusammenkunft intelligenter Menschen, die die Roadmap erstellen

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

ITRS & ITRS 2 (2)

"Fig. 3. The combined need for digital and non-digital functionalities in an integrated system is translated as a dual trend in the International Technology Roadmap for Semiconductors: miniaturization of the digital functions ("More Moore") and functional diversification ("More-than-Moore"). "



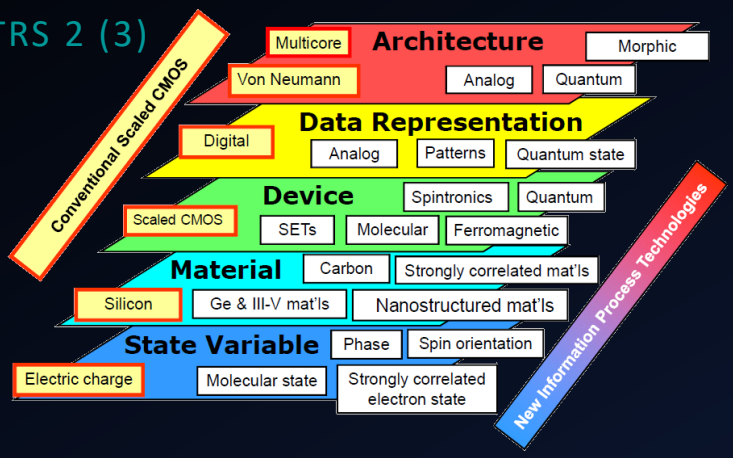
[ITRS-1]

35

- Verbindung von kleiner werdenden Produkten, bis hin zu beyond CMOS (kann nicht weiter verkleinert werden mit CMOS) und Diversifikation (Änderung klassischen Vorgehens) um bessere Systeme zu entwickeln und mehr Richtung „Internet of Everything“ zu gehen (siehe übernächste Folie)

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

ITRS & ITRS 2 (3)



[ITRS-2]

36

- Konzentration des Vortrags hier auf die Themen Quantum, Spintronics, Spin orientation sowie Morphic, um breit gefächert zu informieren, aber mit Schwerpunkt auf Quantum, da hier ein großes mediales Interesse drauf liegt und die Technik mit die größten Verbesserungspotenziale hat

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

ITRS & ITRS 2 (4)

"In 2012 it became evident that the ecosystem of the electronic industry had undergone a major change with the proliferation of the Internet, the worldwide spread usage of wireless mobile devices like smart phones and tablets and, most of all, the Internet had evolved from the IoT to the Internet of Everything. Sensors of all kinds continue to be added to the Internet and the range of remote operations is increasing by the day allowing remote operation of tools and remote medicine as an example. To fully address these changes the process of restructuring the ITRS was initiated in 2012 and completed in 2014. The 17 International Tehnology Working Groups (ITWGs) were replaced in 2015 by
7 Focus Teams in the new ITRS 2.0.
These are:
System Integration, Heterogeneous Integration, Heterogeneous Components, Outside System Connectiviy, More Moore, Beyond CMOS and Factory Integartion. "

[ITRS-3]

37

- Zusammenfassung: ITRS 2.0 wurde nötig, weil es nicht mehr um das Internet oder das IoT geht, sondern um das Internet of everything und alles im Leben immer mehr digitalisiert und verbunden wird, sogar Medizin, damit einhergehend neue Techniken und Vorgehensweisen für neue Herausforderungen entwickelt werden müssen

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
  - ITRS & ITRS 2
  - Tick-Tock Verfahren
  - Tunneleffekte
  - Von-Neumann Flaschenhals
- Alternative Lösungen zur von-Neumann Architektur
- …

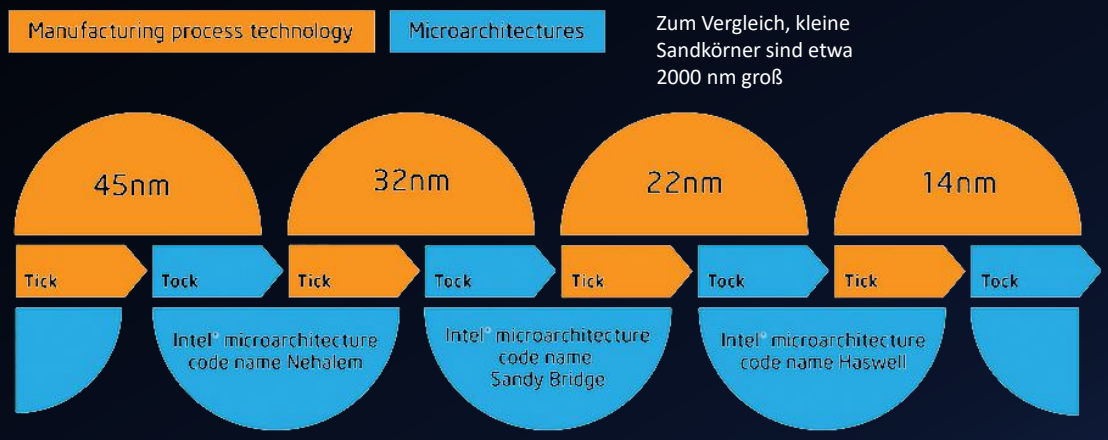
Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TICK-TOCK VERFAHREN (1)

- Von Intel geprägt, Vorgehen zur Verbesserung von Chiptechnologie
- Vorgehensweise, abwechselnd zu verkleinern und zu verbessern
- Schwierigkeiten, als es darum ging kleiner als 22 nm zu produzieren

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TICK-TOCK VERFAHREN (2)



Zum Vergleich, kleine Sandkörner sind etwa 2000 nm groß

[INT-1]

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TICK-TOCK VERFAHREN (3) - MOMENTANER STAND

- 2006 wurde ein 3nm-Transistor hergestellt von Forschern vom Korea Advanced Institute of Science and Technology (KAIST)
- 2008 haben Forscher aus Großbritannien Transistoren mit einem Atom Breite und 10 Atomen Länge vorgestellt (Graphen als Basis)
- 2012 wurde Einzelelektronentransistor vorgestellt mit Größe, die an den Van-der-Waals-Radius eines Phosphoratoms ran reicht
- 2015 fertigte das belgische Forschungszentrum IMEC und Cadence Design Systems Testchips im 5 nm-Verfahren

41

- Die Technologien für kleinere Transistoren sind da, sie müssen nur noch markttauglich gemacht werden
- Wir sind bereits bei der Größenordnung, welche mit dem Thema Tunneleffekte (nächstes Thema) überaus relevant wird

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
  - ITRS & ITRS 2
  - Tick-Tock Verfahren
  - Tunneleffekte
  - Von-Neumann Flaschenhals
- Alternative Lösungen zur von-Neumann Architektur
- …

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

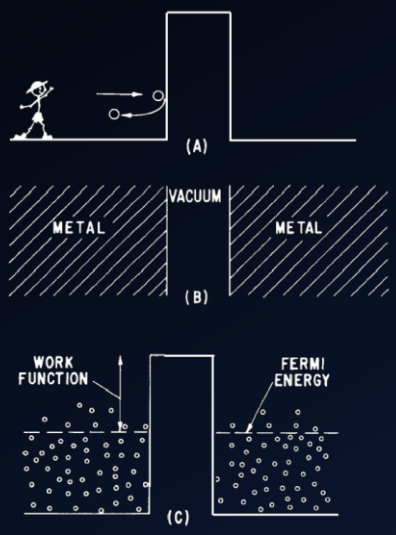
TUNNELEFFEKTE (1)

- Beschreibt ein Phänomen in der Physik in dem Teilchen ein Material durchdringen, obwohl sie nicht die dazu nötige Energie haben
  - Den Vorgang des Durchdringens nennt man „Transmission“
    - Der Transmissionsgrad wird bestimmt durch den Quotienten der vor und nach dem zu durchdringenden Medium befindlichen Teilchen / Wellen, geht von 0 bis 1
- Je dicker das trennende Medium ist, desto weniger wahrscheinlich ist es, dass ein Teilchen es schafft zu tunneln

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TUNNELEFFEKTE (2)

- Ivar Giaever beschrieb den Tunneleffekt mittels eines gegen eine Wand geworfenen Balles, der diese Wand (mit hoher Wahrscheinlichkeit) nicht durchdringen könne, weil er ein makroskopischer Gegenstand sei
- Im mikroskopischen ist es dasselbe, die Energie um von einem Metall ins nächste zu gelangen ist zu gering, aber durch Tunneleffekt wird es hier möglich



[IG-1]

44

- Hier kommen Themen wie Unschärferelation mit hinzu, welches erklärt, dass wir nicht genau wissen warum, aber wir wissen, DASS Teilchen tunneln können und die Wahrscheinlichkeit hierfür stark wächst, sobald wir einen gewissen Energielevel erreichen im Verhältnis zur Trennungsschicht zwischen zwei Materialien

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TUNNELEFFEKTE (3) – ERSTE ANWENDUNG AUF CMOS

- „Tunneln“ zwischen NMOS und PMOS in CMOS wird ermöglicht durch Nebeneinandersetzen stark n- und p-dotierter Teilbereiche
  - Das wird manchmal auch als pn-Übergang bezeichnet
- Bedürfnis der Fremdelektronen, die Defektelektronen zu füllen
  - Dies führt zu einer Diffusion zwischen den Teilbereichen
  - Nachlassen der Effizienz in der Übergangszone, bei besonders kleinen Bauweisen immer größerer Prozentsatz des Gesamthalbleiters

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

TUNNELEFFEKTE (4) – ZWEITE ANWENDUNG AUF CMOS

- Wenn die Größe eines Halbleiters sinkt, dann sinkt die Größe aller einzelnen Bauteile auch, das heißt auch Isolator und Bulk / Substrat
- Je nach verwendeten Stoffen kann es bei einer Gatelänge von 6mm schon dazu kommen, dass die Isolierschicht gerade noch aus einer Dicke von einem Atom besteht, wodurch die Tunneleffekte wahrscheinlich werden und die Verarbeitung von Daten verfälschen

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
  - ITRS & ITRS 2
  - Tick-Tock Verfahren
  - Tunneleffekte
  - Von-Neumann Flaschenhals
- Alternative Lösungen zur von-Neumann Architektur
- …

Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie

VON-NEUMANN FLASCHENHALS

- Durch ein stärkeres Wachstum der Verarbeitungsgeschwindigkeit von CPUs und einem geringeren Wachstum der Übertragungsraten wird der „Von-Neumann-Flaschenhals“ bedeutender
- Der „Von-Neumann-Flaschenhals“ liegt darin begründet, dass die von-Neumann Architektur vom Bus pro Rechenoperation der ALU mehrere Aktionen fordert und der Speicher Befehle und Daten hält

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
  - Harvard-Architektur
  - Modifizierte Harvard-Architektur
  - Neurale Netze
  - Quantencomputer
- Alternative Lösungen bei CMOS Technologie
- …

Alternative Lösungen zur von-Neumann Architektur

HARVARD-ARCHITEKTUR (1)

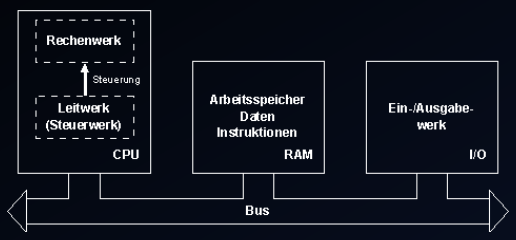
- Benannt nach dem Rechner Harvard Mark I von 1944
- Richtet sich gegen das Problem des Von-Neumann-Flaschenhals
- Getrennte Speicher für Daten und Befehle und getrennten Bus
  - Ermöglicht parallele Verarbeitung von Befehlen / Speicherung von Daten
- Nachteil ist, dass an der CPU doppelt so viele Datenleitungen existieren müssen, damit Bus und Speicher genutzt werden können

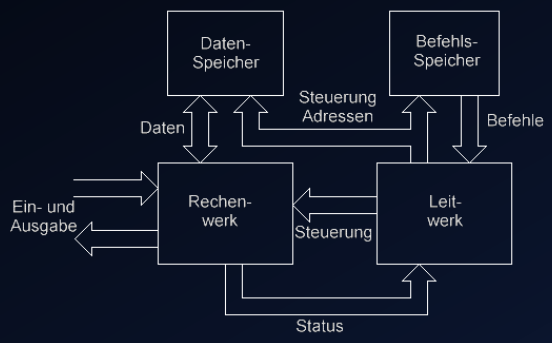
51

- Es ist schon lange bekannt, dass der eine Bus, der eine gemeinsame Speicher der von-Neumann Architektur zu Problemen führen kann, diese Architektur geht dagegen an
- Die Herstellung dieser Architektur ist aufwendiger als die von von-Neumann Architektur, daher ist diese bisher nicht weit verbreitet, bekommt aber mittlerweile eine höhere Bedeutung wegen der starken Erhöhung der Rechenleistung in den letzten Jahren

Alternative Lösungen zur von-Neumann Architektur

HARVARD-ARCHITEKTUR (2)





[BL-1]

52

- Links die Von-Neumann Architektur, rechts die Harvard-Architektur
- Hier wird deutlich, dass die Verschachtelung schwieriger zu meistern ist, aber die getrennten Speicher parallel angesprochen werden können

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
  - Harvard-Architektur
  - Modifizierte Harvard-Architektur
  - Neurale Netze
  - Quantencomputer
- Alternative Lösungen bei CMOS Technologie
- …

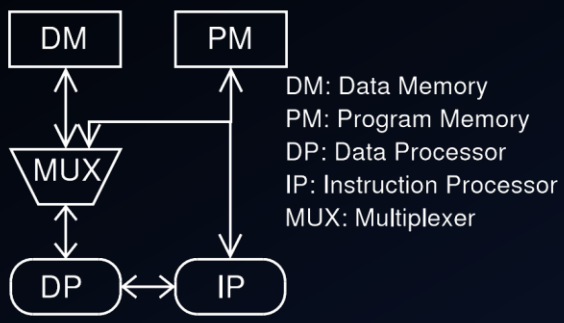
Alternative Lösungen zur von-Neumann Architektur

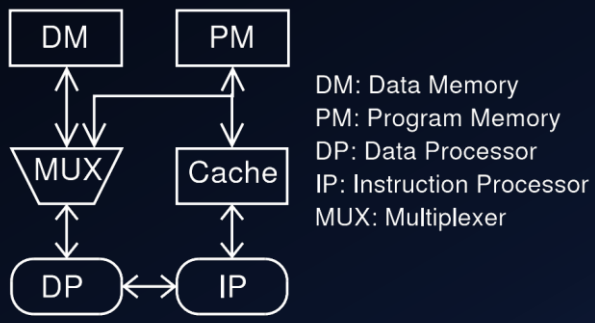
MODIFIZIERTE HARVARD-ARCHITEKTUR (1)

- Die modifizierte Harvard-Architektur hat zusätzlichen Multiplexer
  - Dieser ermöglicht parallel den direkten Zugriff der ALU auf den Programmspeicher, wodurch wiederum die Zugriffszeiten verkürzt werden, auch weil dem Steuerwerk Arbeit abgenommen wird
- Eine weitere Möglichkeit zu optimieren ist hier der Einsatz eines Caches zwischen Programmspeicher und Steuerwerk
  - Hierdurch wird der Zugriff auf Daten für Schleifen o.ä. deutlich verkürzt und weniger Takte greifen auf den Programmspeicher zu

Alternative Lösungen zur von-Neumann Architektur

MODIFIZIERTE HARVARD-ARCHITEKTUR (2)





[SP-1]

55

- Links mit Multiplexer, rechts zusätzlich mit Extra-Cache um die Zugriffszahl auf die einzelnen Werke bei wiederholten Zugriffen zu verringern

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
  - Harvard-Architektur
  - Modifizierte Harvard-Architektur
  - Neurale Netze
  - Quantencomputer
- Alternative Lösungen bei CMOS Technologie
- …

Alternative Lösungen zur von-Neumann Architektur

NEURALE NETZE (1)

- Soll sich an dem Aufbau des menschlichen Gehirns orientieren
  - Das Gehirn besteht aus Neuronen, welche über Synapsen miteinander verbunden sind, aber nicht 1 zu 1, jedes Neuron mit vielen anderen
- Vom klassischen singulären zu multiplem In- und Output
- Nachteil ist, dass Programme zu schreiben, die diese Technologie effizient nutzen können bei Skalierungen, die an das menschliche Gehirn ran reichen unglaublich komplex werden und man selbstlernende Algorithmen benötigen würde

Alternative Lösungen zur von-Neumann Architektur

NEURALE NETZE (2)

- In IBMs Projekt SyNAPSE wurde 2011 ein Chip vorgestellt, der mit CMOS-Technologie die Kommunikation des Gehirn nachstellte mit einem Chip mit 256 “Neuronen” (Prozessoren), 256 “Axonen” (Speicher) and 64,000 “Synapsen” (Kommunikation)
  - 2014 wurde ein weiterer Chip vorgestellt, der mit 4096 einzelnen Chips arbeitete, insgesamt über 1.000.000 “Neuronen” (Prozessoren), mehr als 1.000.000 “Axonen” (Speicher) und weit über 256.000.000 “Synapsen” (Kommunikation), hierbei betrug die Größe der Prozessoren nur noch 1/15 der ersten Generation und benötigte 1/100 des ursprünglichen Stroms

58

- Deutlich stärkeres Wachstum als Moore‘s Law

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
  - Harvard-Architektur
  - Modifizierte Harvard-Architektur
  - Neurale Netze
  - Quantencomputer
- Alternative Lösungen bei CMOS Technologie
- …

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (1)

- Beschreibt die Nutzung von in der Quantenmechanik beschriebenen Zuständen zur Ersetzung klassischer Systeme
- Zur Berechnung werden „Qubits“ (Quantenbits) verwendet
  - Können viele Formen annehmen, müssen aber Bedingungen erfüllen
  - Bis zum Moment der Messung ist der Zustand unbekannt (Schrödinger)
- Zusammenfassung von Qubits zu Quantenregistern
- Klassische logische Operationen als Quantengatter bezeichnet

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (2)

- Durch Superpositionen von Teilchen viele Möglichkeiten
- Momenten gibt es 3 große Arten von Quanten-Algorithmen:
  - Quanten-Fouriertransformations-Algorithmen wie der Shor-Algorithmus
  - Quanten-Suchalgorithmen wie der Grover-Algorithmus
  - Quanten-Simulation z.B. zur Darstellung von Bewegung in Molekülen
- Wäre zur Lösung EINIGER Probleme besser als klassische Rechner

61

- Fouriertransformation: Runterbrechen von Signalen auf bekannte Wellen (Sinus und Cosinus), wird bei Berechnung von nicht-wiederholenden Signalen extrem kompliziert
- Shor-Algorithmus: zum Primzahlzerlegung extrem großer Zahlen
- Grover-Algorithmus: Suchalgorithmus für Datenbanken, der bei sehr großen Datenbanken relevante Zeitersparnisse bietet

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (3) – EIGENTLICHE ARCHITEKTUR

- Anforderungen an Architektur nach David DiVincenzo:
  - Skalierbares System gut charakterisierbarer Qubits
  - Alle Qubits können in wohldefinierten Anfangszustand gebracht werden
  - Das System muss isoliert genug sein um Fehler zu vermeiden, oder
  - Relevante Dekohärenzzeit liegt weit über der Zeit zur Durchführung von Quantengattern, damit Fehlerkorrekturen durchgeführt werden können
  - Universelles Set elementarer Quantengatter kann ausgeführt werden
  - Messung einzelner Qubits (wenigstens eines) muss möglich sein

[DPD-1]

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (4) – QUBITS BEDINGUNGEN (1)

- Diese können zwei eindeutig lesbare Zustände haben, wie klassische Bits
  - 1 Qubyte kann also auch wieder 256 präzise auslesbare Zustände haben
- Durch Quantenverschränkung mehrere Zustände zugleich möglich
  - Das führt dazu, dass ein Qubyte gleichzeitig ALLE 256 Zustände haben kann, mit denen gerechnet werden kann, das nennt sich Quantenparallelismus
- Qubits müssen gleichzeitig stabil UND manipulierbar sein

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (5) – QUBITS BEDINGUNGEN (2)

- Dekohärenz (Wechsel zu einem explizit bestimmten Zustand) muss möglichst lange herausgezögert werden können
- Messung muss vollkommen kontrolliert erfolgen um den Einfluss der Messung in das Endergebnis mit einbeziehen zu können
- Für Kommunikation mittels Qubits muss es möglich sein diese von stationären Qubits in bewegliche zu transformieren und andersrum, außerdem muss ein Austausch zwischen Orten möglich sein

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (6) – FEHLER

- Fehler nicht wie bei klassischen Computern behebbar
  - Quantenfehler 1: Phase-Error (1 wird zu -1)
  - Quantenfehler 2: Small Errors (statt 0 oder 1 können auch andere Zustände zum Rechnen benutzt werden, da viele Operationen gleichzeitig stattfinden)
  - Quantenfehler 3: Measurement-caused (Veränderung durch Messung)
  - Klassischer Fehler: Bit-Flip (0 und 1 vertauscht), Behebung durch Kopien
  - In Quantencomputern können Qubits nicht einfach kopiert werden
    - Ansatz zur Behebung: Ersetzen eines Qubit durch 9 Qubits

65

- Bit-Flip: Ursprünglich: 000 Nach Übertragung: 001 -> Danke der Verdreifachung der Bits ist am Ende trotzdem klar dass eine 0 gemeint war, nicht eine 1
- 9 Qubits zu verwenden ist eine mögliche Theorie, eine andere sagt, dass es schon mit 7 möglichst ist alle Fehler sicher zu beheben

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (7) – SCHWIERIGKEITEN

- Physikalische / Chemische Systeme streben danach, den am wenigsten aufwendigen Zustand anzunehmen (Relaxation)
  - Aus jeder 1 wird nach einer gewissen Zeit eine 0
- Atome in der Superposition dekohärieren
  - Atome fallen in einen festen Zustand, 1 oder 0, zurück

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (8) – FALLBEISPIEL RAINER BLATT (1)

- An der Universität Innsbruck wird mit Ionen (einfach positiv geladenen Atomen) als Qubits experimentiert
- Anregung von einzelnen Qubits mittels Lasern
- Ein angeregtes Atom entspricht einer 1, ein nicht angeregtes einer 0
  - Nicht angeregt bedeutet niedrigstmögliche Energie, angeregt bedeutet, Energie zugeführt und ein Elektron in höherem Energielevel
- Mehrere Qubits werden zu einem Register zusammengefasst und mittels elektrischer Felder (Paul-Falle) in Quantenregister gehalten

67

- Paul-Falle: Technologie zum „einfangen“ von elektronisch geladenen Teilchen mittels 4 elektrischen Feldern, welche im 90° Winkel zu ihrem Nachbarn stehen

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (9) – FALLBEISPIEL RAINER BLATT (2)

- Atome werden extrem heruntergekühlt und in ein Vakuum verfrachtet, damit möglichst wenige Einflüsse bestehen
- Durch Bestrahlung von 10 Mikrosekunden wird ein Ion angeregt
  - Atom bleibt etwa 1 Sekunde in diesem Zustand
- Durch 5 Mikrosekunden Bestrahlung ist ein Ion in Superposition
  - Atom bleibt etwa 1/10 Sekunde in diesem Zustand
- Nach Versetzen in die Superposition können die Algorithmen mittels Quantengatter durchgeführt werden

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (10) – FALLBEISPIEL RAINER BLATT (3)

- Nach Durchführung der Algorithmen, Auslesen des Ergebnis
  - Hierfür wird ein weiterer Laserstrahl mit anderer Wellenlänge abgefeuert, nach welchem die Atome mittels Fluoreszenz ihren Zustand verraten
    - Der Zustand wird über klassischen Computer interpretiert und Ergebnis ausgegeben
- Laut Blatt ist dies schon einer der ersten Quantencomputer

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (11) – MOMENTANER STAND (1)

- Shor-Algorithmus wurde 2001 von IBM auf die Zahl 15 angewandt, mittels eines auf Kernspinresonanz basierenden Rechner (7 Qubits)
- 2003 wurde der Deutsch-Jozsa-Algorithmus von einem Quantenrechner erfolgreich realisiert
- 2005 hat Rainer Blatt es als erster geschafft 8 Qubits zu verschränken, diese Verschränkung wurde mittels 650.000 Messungen nachgewiesen und dauerte 10 Stunden
  - 2011 wurde der Rekord, wieder durch Blatt, auf 14 Qubits gehoben

70

- Deutsch-Josza-Algorithmus ist eine Gedankenspielerei, die als Beispiel für einen Algorithmus gilt, welcher mit Quanten schneller gelöst werden kann als mit klassischen Methoden

Alternative Lösungen zur von-Neumann Architektur

QUANTENCOMPUTER (12) – MOMENTANER STAND (2)

- 2011 gelang es am National Institute of Standards and Technology (NIST) Ionen mittels Mikrowellen anstatt Lasern anzuregen
- 2014 wurde dank Snowden bekannt, dass die NSA an einem Quantencomputer beteiligt ist um Verschlüsselungen zu knacken
- Ende 2017 will Google angeblich einen 50 Qubit-Chip produzieren

71

- Mikrowellen anstatt Lasern sind hier interessant, weil das Beispiel von Rainer Blatt mittels Lasern funktionierte und Laser deutlich mehr Platz brauchen als Mikrowellengeneratoren

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
  - Spintronic / SpinFET
  - Mott FET
  - Tunneldiode
- Zusammenfassung
- Quellen

Alternative Lösungen bei CMOS Technologie

SPINTRONIC / SPINFET (1)

- Zusammengesetzt aus den Wörtern Spin und Elektronik
- Basiert auf Technik der Magnetoelektronik, erweitert um Kenntnis der Manipulation von Elektronenspins durch elektrische Felder
- Die Manipulation der Drehungsrichtung (Spin) eines Elektrons durch ein elektrisches Feld ermöglicht es Filter in Flussrichtung einzubauen, welche nur „richtig“ gedrehte Elektronen durchlassen
  - Der „Spin-Up-“ oder „Spin-Down-Zustand“ beschreibt die Drehrichtung der Elektronen, was den Elektronen eine magnetische Eigenschaft verleiht

Alternative Lösungen bei CMOS Technologie

SPINTRONIC / SPINFET (2)

- Spins von Elektronen bleiben auch ohne Stromzufuhr erhalten
- Ermöglicht es, eine Art RAM-Speicher als Festplatte zu nutzen, was extrem schnelle Lese- und Schreibgeschwindigkeiten ermöglicht
- Wird bereits in manchen Nischen verwendet, wie Satelliten
- Nachteil ist, dass oft noch sehr niedrige Temperaturen und Ströme in schwer kontrollierbaren Bereichen verwendet werden müssen

75

- Spintronischer RAM wird auch als MRAM bezeichnet
- Niedrige Temperaturen bedeutet hier etwa 90 K (-180°C) und der Stromfluss ist im Bereich von Pikoampere

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
  - Spintronic / SpinFET
  - Mott FET
  - Tunneldiode
- Zusammenfassung
- Quellen

Alternative Lösungen bei CMOS Technologie

MOTT FET (1)

- Mott-Isolatoren haben genügend Elektronen, um ein elektrischer Leiter zu sein, aufgrund anderer Einflüsse sind sie es aber nicht
  - Durch die Anordnung der Elektronen wirkt die Coulomb-Abstoßung
- Ein Mott-Übergang ist der Vorgang, in dem durch Veränderung von Druck, Temperatur oder Dichte das Material zum Leiter wird
- Bestimmte Materialien können mittels thermisch angeregter Elektronen in einen leitenden Zustand versetzt werden

Alternative Lösungen bei CMOS Technologie

MOTT FET (2)

- Veränderung des Zustands eines Mott-Materials, welches sich zwischen zwei leitenden Materialien befindet könnte einen Stromfluss ermöglich, nach dem Halbleiter gebaut werden könnten
- Nachteil ist hierbei, dass es noch keine effiziente und schnelle Möglichkeit für die Schaltung des Mott-Übergangs gibt

Beyond von-Neumann + CMOS

- …
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
  - Spintronic / SpinFET
  - Mott FET
  - Tunneldiode
- Zusammenfassung
- Quellen

Alternative Lösungen bei CMOS Technologie

TUNNELDIODE

- Auch Esaki-Diode genannt, nach ihrem Erfinder
- Stark n- und p-dotierte Bereiche eines Stoffes werden nebeneinandergesetzt und mit einer „verbotenen Zone“ getrennt
- Durch Anlegen eines Stroms ist es nun möglich, dass die Elektronen durch die verbotene Zone tunneln und einen Strom fließen lassen
- Nachteil hier ist, dass die meisten Stoffe sehr empfindlich sind gegen verschiedene Einflüsse wie zu starker Strom oder Temperatur

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

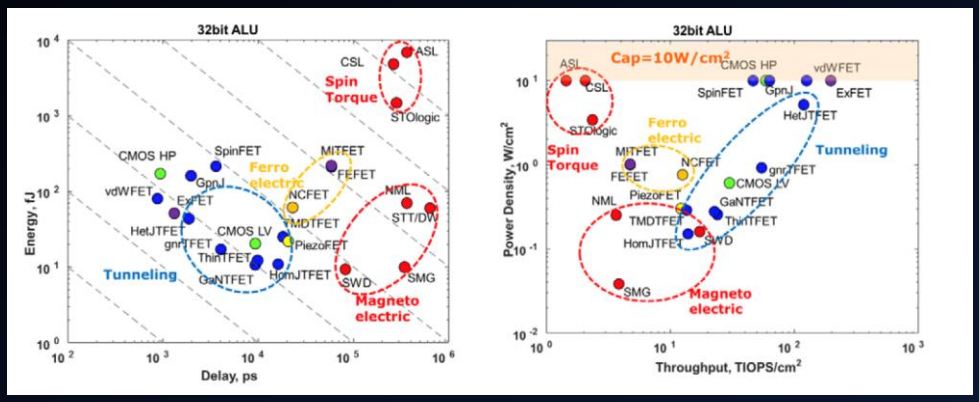
Zusammenfassung

ZUSAMMENFASSUNG (1)

- Bedeutung neuer Technologien für Hochleistungsrechnen wächst mehr und mehr, nun da klassische Technologien ausgeschöpft sind
- Möglichkeit viele Prozessoren zu wenigen zusammenzufassen
- Als Nischen betrachtete Ansätze könnten Bedeutung erlangen
- Viele offene Projekte werden gestartet, um mehr Aufmerksamkeit auf das Thema neuer Technologien zu setzen
- Neue Herstellungsprozesse machen Dinge möglich / einfacher, welche schon vor längerem konzipiert wurden

Zusammenfassung

ZUSAMMENFASSUNG (2)



[ITRS-4]

Beyond von-Neumann + CMOS

- Einführung
- Gründe der Notwendigkeit für neue Technologien, Herausforderungen bei momentaner Technologie
- Alternative Lösungen zur von-Neumann Architektur
- Alternative Lösungen bei CMOS Technologie
- Zusammenfassung
- Quellen

Quellen (1)

https://de.wikipedia.org/wiki/Arithmetisch-logische_Einheit
https://de.wikipedia.org/wiki/Von-Neumann-Architektur#Komponenten
http://www.itwissen.info/
http://www.chemgapedia.de/vsengine/vlu/vsc/de/ch/11/cmt/vlus/pichtml.vlu/Page/vsc/de/ch/11/cmt/grundlagen/pichtml/aufbau/statusregister.vscml.html
https://de.wikipedia.org/wiki/Cache
https://de.wikipedia.org/wiki/Eingabe-/Ausgabewerk
http://www.itwissen.info/IGFET-isolated-gate-FET.html
https://de.wikipedia.org/wiki/Isolierschicht-Feldeffekttransistor
https://de.wikipedia.org/wiki/Metall-Oxid-Halbleiter-Feldeffekttransistor
https://de.wikipedia.org/wiki/International_Technology_Roadmap_for_Semiconductors
http://www.itrs2.net/
https://www.uni-due.de/fb8/fbphysik/Hauptseminar/SS05/Tunneleffekte%20Zahra%20Shojaaee%202005-04-28.pdf
THE INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS 2.0: 2015 BEYOND CMOS
https://de.wikipedia.org/wiki/Tunneleffekt
https://de.wikipedia.org/wiki/Transmission_(Physik)
http://www.drillingsraum.de/gerd-binnig/gerd-binnig-2.html

Quellen (2)

https://www.halbleiter.org/technologie/hp5/
https://richarddawkins.net/2014/08/ibm-builds-a-scalable-computer-chip-inspired-by-the-human-brain/
https://de.wikipedia.org/wiki/Qubit
http://www.theory.caltech.edu/~preskill/ph229/#lecture
http://www.weltderphysik.de/gebiet/technik/quanten-technik/einfuehrung-quantencomputer/
https://www.washingtonpost.com/world/national-security/nsa-seeks-to-build-quantum-computer-that-could-crack-most-types-of-encryption/2014/01/02/8fff297e-7195-11e3-8def-a33011492df2_story.html?hpid=z1&utm_term=.5f62d93d6f0b
https://www.uibk.ac.at/ipoint/news/2011/mit-14-quantenbits-rechnen.html.de
http://www.spektrum.de/magazin/mit-spintronik-auf-dem-weg-zum-quantencomputer/828978
http://www.weltderphysik.de/gebiete/stoffe/spintronik/
https://www.heise.de/newsticker/meldung/Fortschritt-in-der-Silizium-Spintronik-167497.html

Quellen - Referenzquellen

GS-1 GWI_WS1617_Folien02, Gabriele Schneidereit, Uni Hamburg p.6
IT-1 http://www.itwissen.info/Dualarithmetik-dual-arithmetic.html
IT-2 http://www.itwissen.info/Logik-logic.html
Wiki-1 https://de.wikipedia.org/wiki/Northbridge#/media/File:Motherboard_diagram.svg
Wiki-2 https://commons.wikimedia.org/w/index.php?curid=4845105
Wiki-3 https://en.wikipedia.org/wiki/CMOS#/media/File:Cmos_impurity_profile.PNG
ITRS-1 http://www.itrs2.net/uploads/4/9/7/7/49775221/irc-itrs-mtm-v2_3.pdf p. 8
ITRS-2 THE INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS 2.0: 2015, p. 11
ITRS-3 http://www.itrs2.net/itrs-news.html
ITRS-4 THE INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS 2.0: 2015, p. 64
INT-1 https://www.intel.de/content/www/de/de/silicon-innovations/intel-tick-tock-model-general.html
IG-1 Ivar Giaever, Physical Review Letters, Vol. 5, No. 4, August 15, 1960
BL-1 https://www.bernd-leitenberger.de/harvard-neumann.shtml
SP-1 http://www6.in.tum.de/pub/Main/TeachingSs2003AlgorithmenWerkzeugeAudiobearbeitung/v5b-Signalprozessoren.pdf
DPD-1 https://arxiv.org/abs/cond-mat/9612126v2 (PDF p.2 ff)

Quellen - Zusatzquellen

https://www.intel.de/content/www/de/de/silicon-innovations/standards-22nm-explained-video.html (3D-Halbleiter)
https://www.youtube.com/watch?v=O6gq1lUTQak (Neurale Netze Interview)
https://www.youtube.com/watch?v=PCql2DgW5sE (Neurale Netze Vortrag)
https://www.research.ibm.com/ibm-q/quantum-card-test/ (IBM Quantencomputer)